

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of: **Teruo OKADA**

Group Art Unit: **Not Yet Assigned**

Serial No.: **Not Yet Assigned**

Examiner: **Not Yet Assigned**

Filed: **March 30, 2004**

For: **SWITCHING POWER SUPPLY CIRCUIT AND OVERCURRENT PROTECTION  
METHOD FOR THE SWITCHING POWER SUPPLY CIRCUIT**

**CLAIM FOR PRIORITY UNDER 35 U.S.C. 119**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Date: March 30, 2004

Sir:

The benefit of the filing dates of the following prior foreign applications is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

**Japanese Appln. No. 2003-133212, filed May 12, 2003**

**Japanese Appln. No. 2003-419572, filed December 17, 2003**

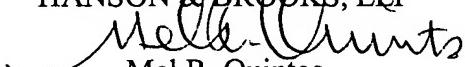
In support of this claim, the requisite certified copies of said original foreign applications are filed herewith.

It is requested that the file of this application be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copies.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, KRATZ, QUINTOS,  
HANSON & BROOKS, LLP

  
Mel R. Quintos

Attorney for Applicant

Reg. No. 31,898

MRQ/jaz

Atty. Docket No. **040160**

Suite 1000

1725 K Street, N.W.

Washington, D.C. 20006

(202) 659-2930



**23850**

PATENT TRADEMARK OFFICE

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application: 2003年 5月12日

出願番号 Application Number: 特願2003-133212

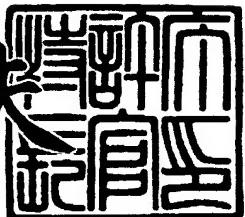
[ST. 10/C]: [JP2003-133212]

出願人 Applicant(s): 太陽誘電株式会社

2004年 3月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 JP02-0153  
【あて先】 特許庁長官殿  
【国際特許分類】 H02M 3/155  
【発明者】

【住所又は居所】 東京都台東区上野6丁目16番20号 太陽誘電株式会社内

【氏名】 岡田 輝雄

【特許出願人】

【識別番号】 000204284

【氏名又は名称】 太陽誘電株式会社

【代理人】

【識別番号】 100071054

【弁理士】

【氏名又は名称】 木村 高久

【手数料の表示】

【予納台帳番号】 006460

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 スイッチング電源回路およびその過電流保護方法

【特許請求の範囲】

【請求項1】 所定周期のクロックパルスに基づき生成される駆動パルスにより入力電源をオンオフ制御するスイッチング素子を有し、該スイッチング素子のオン制御により前記入力電源から負荷に対して電流を流し、該スイッチング素子のオフ制御により前記負荷に対してフライホイール電流を流すスイッチング電源回路において、

前記スイッチング素子を流れる電流が所定の値を超えたことを検出する過電流検出手段と、

前記フライホイール電流を検出するフライホイール電流検出手段と、

前記過電流検出手段の検出出力に基づき前記スイッチング素子をオフ制御する過電流保護動作を行うとともに、該過電流保護動作時には、前記フライホイール電流検出手段により検出された前記フライホイール電流が略零になった後のクロックパルスのタイミングで前記スイッチング素子をオン制御する過電流保護回路と

を具備することを特徴とするスイッチング電源回路。

【請求項2】 前記フライホイール電流検出手段は、

フライホイール電流路に設けられた電流検出抵抗の出力に基づき前記フライホイール電流を検出する

ことを特徴とする請求項1記載のスイッチング電源回路。

【請求項3】 前記フライホイール電流検出手段は、

フライホイール電流路に設けられ、前記スイッチング素子に同期してオンオフ制御される第2のスイッチング素子のオン抵抗を利用して前記フライホイール電流を検出する

ことを特徴とする請求項1記載のスイッチング電源回路。

【請求項4】 前記フライホイール電流検出手段は、

フライホイール電流路に設けられ、前記スイッチング素子に同期してオンオフ制御される第2のスイッチング素子とカレントミラー回路を構成する第3のスイ

スイッチング素子を有し、

前記第3のスイッチング素子を流れる電流に基づき前記フライホイール電流を検出する

ことを特徴とする請求項1記載のスイッチング電源回路。

【請求項5】 所定周期のクロックパルスに基づき生成される駆動パルスにより入力電源をオンオフ制御するスイッチング素子を有し、該スイッチング素子のオン制御により前記入力電源から負荷に対して電流を流し、該スイッチング素子のオフ制御により前記負荷に対してフライホイール電流を流すスイッチング電源回路の過電流保護方法において、

前記スイッチング素子を流れる電流が所定の値を超えたことを過電流検出手段により検出するとともに、

前記フライホイール電流をフライホイール電流検出手段により検出し、

前記過電流検出手段の検出出力に基づき前記スイッチング素子をオフ制御する過電流保護動作を行い、

該過電流保護動作時には、前記フライホイール電流検出手段により検出された前記フライホイール電流が略零になった後の前記クロックパルスのタイミングで前記スイッチング素子をオン制御する

ことを特徴とするスイッチング電源回路の過電流保護方法。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

この発明は、スイッチング電源回路およびその過電流保護方法に関し、特に過電流からの回路素子等の破壊を確実に保護するようにしたスイッチング電源回路およびその過電流保護方法に関する。

##### 【0002】

##### 【従来の技術】

図7は、従来のスイッチング電源回路の一例を示す回路図である。

##### 【0003】

図7に示すスイッチング回路は、降圧型DC-DCコンバータを構成するもの

で、入力電源10から出力される直流電源電流をスイッチング素子である電界効果トランジスタ（以下トランジスタという）20をコントロール回路100からの駆動パルスD P'によりオン、オフ制御することにより降圧し、これをインダクタ30、ダイオード40からなる整流回路で整流して出力端子50から出力するものである。

#### 【0004】

ここで、コンデンサ60は、出力端子50から出力される直流電圧を平滑するものであり、また、抵抗70および抵抗80は、出力端子50から出力される直流電圧を分圧して検出するもので、この抵抗70および抵抗80により検出された検出電圧はフィードバック信号F Bとしてコントロール回路100に加えられる。

#### 【0005】

コントロール回路100は、PWM（パルス幅変調）回路110および過電流保護回路120を具備して構成されており、PWM回路110は、フィードバック信号F Bに基づきトランジスタ20をオン、オフ制御するための駆動パルスD P（PWMパルス）を所定周期のクロックパルスC Kに同期して生成する。

#### 【0006】

また、過電流保護回路120は、トランジスタ20を流れる電流I-Hを常に監視し、トランジスタ20を流れる電流I-Hが予め設定した所定値を越えるとPWM回路110から出力される駆動パルスD Pをマスクしてトランジスタ20をオフに制御するように動作する。

#### 【0007】

なお、図7において、I-Lは、トランジスタ20がオフ制御されたときに、ダイオード40、インダクタ30を経由して流れるフライホール電流を示す。

#### 【0008】

図8は、図7に示したスイッチング電源回路の過電流保護回路120の一例を示す回路図、図9は、図8に示した過電流検出回路121の一例を示した回路図、図10は、図7乃至図9に示した回路の動作を示すタイミングチャートである。

**【0009】**

図9において、トランジスタ20を流れる電流I-Hは、抵抗R1およびトランジスタFET1を含む回路により検出される。

**【0010】**

すなわち、図9において、トランジスタ20およびトランジスタFET1のゲートには、端子T2からトランジスタ20をオン、オフ制御するための駆動パルスDP'が共通に加えられて、トランジスタ20およびトランジスタFET1はカレントミラー回路を構成しており、抵抗R1には、トランジスタ20を流れる電流I-Hに対応する電流I-Hのn分の1の電流(I-H)/nが流れる。

**【0011】**

したがって、抵抗R1とトランジスタFET1との接続点からトランジスタ20を流れる電流I-Hに対応する検出電圧VIDを得ることができる。

**【0012】**

この検出電圧VIDは、コンパレータCOに加えられ、コンパレータCOでの検出電圧VIDと入力電源10の電圧Vinから過電流を検出するための所定の基準電圧V1を引いた電圧(Vin-V1)とを比較する(図10(a)参照)。

**【0013】**

ここで、検出電圧VIDが電圧(V0-V1)より小さくなると、すなわち、トランジスタ20を流れる電流I-Hが所定の値より大きくなると、コンパレータCOから過電流検出信号OCDが出力される(図10(b)参照)。

**【0014】**

この過電流検出信号OCDは、図10(b)参照に示すように、通常はローレベルであるが、トランジスタ20を流れる電流I-Hが所定の値を越えるとハイレベルとなる信号である。

**【0015】**

過電流検出回路121から出力された過電流検出信号OCDは、図9に示す端子T1から出力され、図8に示すフリップフロップ123のセット端子Sに加えられる。

**【0016】**

フリップフロップ123は、そのリセット端子Rに、端子122からPWM回路110で用いられたクロック信号CKが加えられており、その反転出力端子からは、過電流検出信号OCDがローレベルのときはハイレベルとなるが、過電流検出信号OCDがハイレベルとなるとローレベルとなるゲート信号GSを発生する（図10（e）参照）。このゲート信号GSは、アンド回路125に加えられる。

**【0017】**

アンド回路125には、他の入力端子に、端子124からPWM回路110から出力された駆動パルスDP（図10（d）参照）が加えられており、これにより、アンド回路125は、過電流検出信号OCDがハイレベルになると、PWM回路110から出力された駆動パルスDPをマスク、すなわち、PWM回路110から出力された駆動パルスDPの出力を禁止する（図10（f）参照）。

**【0018】**

このアンド回路125の出力は、インバータ126で反転されて、トランジスタ20をオン、オフ制御するための駆動パルスDP'として端子127から出力される（図10（g）参照）。

**【0019】**

なお、図10の（e）に示した期間T<sub>ocp</sub>がこの過電流保護回路120の動作期間である。

**【0020】**

また、上記回路例においては、トランジスタ20としてPチャネルMOSを使用しているため、駆動パルスDP'がローレベルのときトランジスタ20はオン制御される。

**【0021】**

ところで、上記従来の過電流保護回路120には、図11に示すような不都合がある。

**【0022】**

すなわち、トランジスタ20をオン、オフ制御する駆動パルスDP'には、回

路性能的な限界から、最小デュティが決まっており、駆動パルスD P'をローレベルに維持することができるオンデュティ時間は、図11(f)に示すように、その最小値がT<sub>m i n</sub>に制限される。

#### 【0023】

このため、例えば、図11(g)に示すように、負荷短絡等により出力電圧が零になり、トランジスタ20を流れる電流I-Hが予め設定した所定値V<sub>o c p</sub>を越えても(図11(a)参照)、この最小オンデュティ時間T<sub>m i n</sub>の間では直ちにトランジスタ20がオフにならない。また、この電流I-Hが、インダクタ30の飽和電流I<sub>s a</sub>を越えると、電流I-Hは急激に立ち上がる。

#### 【0024】

そして、過電流保護回路120が動作した状態で、次のクロックパルスCKが立ち上がるときに、図11(a)で点線で示すようにフライホール電流I-Lが十分に減衰していないと、インダクタ30に電流重畠が起こり(図11(a)参照)、これらの現象により最悪の場合は回路が破壊してしまう虞がある。

#### 【0025】

このことは、クロックパルスCKの周波数が数MHzと高く設定され、かつ負荷が非常に大きい場合等では顕著になる。

#### 【0026】

ところで、上記電流重畠による不都合を解消する技術としては、従来、特許文献1および特許文献2に開示されたものがある。

#### 【0027】

特許文献1に開示されたスイッチング電源回路は、スイッチング周波数を高とした場合における過電流保護回路の動作遅れを防止するために、出力電圧が所定レベルまで低下すると、スイッチング周波数を低下させることにより、過電流状態が検出されてからトランジスタがオフするまで遅延時間による影響を小さくしたものである。

#### 【0028】

また、特許文献2に開示されたスイッチング電源回路は、特許文献1に開示されたスイッチング電源回路の構成に加えて、短絡時などで更に出力電圧が低下す

ると、過電流の検出レベルを低下させるように制御するものである。

### 【0029】

また、上記電流重畠による不都合を解消する他の技術としては、過電流検出回路で過電流が検出されると、予め設定されたタイマ回路をスタートさせ、このタイマ回路のタイマ時間の間、スイッチング電源回路のスイッチングをオンオフ制御する駆動パルスをマスクする構成が考えられている。

### 【0030】

この構成においても、タイマ回路のタイマ時間を十分長く設定しておけば、上記電流重畠を防止でき、過電流による回路破壊を防止できる。

### 【0031】

#### 【特許文献1】

特開平7-46828号公報

#### 【特許文献2】

特開平11-341791号公報

#### 【課題を解決するための手段】

しかし、上記特許文献1および特許文献2に開示されたスイッチング電源回路は、いずれも過電流検出時にスイッチング周波数を低下させてるので、応答性が低下するという問題があり、また、タイマ回路を用いた構成においては、タイマ回路タイマ時間の設定が難しく、この設定したタイマ時間が長すぎると、スイッチング電源回路のスイッチング周期が実質的に長くなり、十分な性能が得られないという問題がある。

### 【0032】

また、タイマ回路を用いた構成において、ユーザーが使用するスイッチング電源回路のインダクタの飽和電流値はわからないのが通常であるので、上記タイマ回路タイマ時間は、実際はマージンを見込んでかなり長く設定する必要があり、この場合、

- 1) 起動時間が長くなる
  - 2) 負荷急変に対する応答が遅くなる
- 等の問題が生じる。

**【0033】**

そこで、この発明は、起動時間が速く、負荷急変に対する応答に優れ、かつ過電流からの回路素子等の破壊を確実に保護することができるようとしたスイッチング電源回路およびその過電流保護方法を提供することを目的とする。

**【0034】****【課題を解決するための手段】**

上記目的を達成するため、請求項1の発明は、所定周期のクロックパルスに基づき生成される駆動パルスにより入力電源をオンオフ制御するスイッチング素子を有し、該スイッチング素子のオン制御により前記入力電源から負荷に対して電流を流し、該スイッチング素子のオフ制御により前記負荷に対してフライホイール電流を流すスイッチング電源回路において、前記スイッチング素子を流れる電流が所定の値を越えたことを検出する過電流検出手段と、前記フライホイール電流を検出するフライホイール電流検出手段と、前記過電流検出手段の検出出力に基づき前記スイッチング素子をオフ制御する過電流保護動作を行うとともに、該過電流保護動作時には、前記フライホイール電流検出手段により検出された前記フライホイール電流が略零になった後の前記クロックパルスのタイミングで前記スイッチング素子をオン制御する過電流保護回路とを具備することを特徴とする。

**【0035】**

また、請求項2の発明は、請求項1の発明において、前記フライホイール電流検出手段は、フライホイール電流路に設けられた電流検出抵抗の出力に基づき前記フライホイール電流を検出することを特徴とする。

**【0036】**

また、請求項3の発明は、請求項1の発明において、前記フライホイール電流検出手段は、フライホイール電流路に設けられ、前記スイッチング素子に同期してオンオフ制御される第2のスイッチング素子のオン抵抗を利用して前記フライホイール電流を検出することを特徴とする。

**【0037】**

請求項1記載のスイッチング電源回路。

**【0038】**

また、請求項4の発明は、請求項1の発明において、前記フライホイール電流検出手段は、フライホイール電流路に設けられ、前記スイッチング素子に同期してオンオフ制御される第2のスイッチング素子とカレントミラー回路を構成する第3のスイッチング素子を有し、前記第3のスイッチング素子を流れる電流に基づき前記フライホイール電流を検出することを特徴とする。

**【0039】**

また、請求項5の発明は、所定周期のクロックパルスに基づき生成される駆動パルスにより入力電源をオンオフ制御するスイッチング素子を有し、該スイッチング素子のオン制御により前記入力電源から負荷に対して電流を流し、該スイッチング素子のオフ制御により前記負荷に対してフライホイール電流を流すスイッチング電源回路の過電流保護方法において、前記スイッチング素子を流れる電流が所定の値を超えたことを過電流検出手段により検出するとともに、前記フライホイール電流をフライホイール電流検出手段により検出し、前記過電流検出手段の検出出力に基づき前記スイッチング素子をオフ制御する過電流保護動作を行い、該過電流保護動作時には、前記フライホイール電流検出手段により検出された前記フライホイール電流が略零になった後の前記クロックパルスのタイミングで前記スイッチング素子をオン制御することを特徴とする。

**【0040】****【発明の実施の形態】**

以下、この発明に係わるスイッチング電源回路およびその過電流保護方法の実施の形態を添付図面を参照して詳細に説明する。

**【0041】**

図1は、この発明に係わるスイッチング電源回路およびその過電流保護方法を適用して構成したスイッチング電源回路の概略構成を示す回路図である。

**【0042】**

なお、図1において、図7に示した従来回路と同様の機能を果たす部分には説明の便宜上、図7で用いた符号と同一の符号を付する。

**【0043】**

図1において、このスイッチング電源回路は、図7に示した従来のスイッティング電源回路と同様に、降圧型DC-DCコンバータを構成するもので、入力電源10から出力される直流電源電流をスイッチング素子であるトランジスタ（電界効果トランジスタ）20をコントロール回路200からの駆動パルスDP'によりオン、オフ制御することにより降圧し、これをインダクタ30、ダイオード40からなる整流回路で整流して出力端子50から図示しない負荷へ出力する。

#### 【0044】

ここで、コンデンサ60は、出力端子50から出力される直流電圧を平滑するものであり、また、抵抗70および抵抗80は、出力端子50から出力される直流電圧を分圧して検出するもので、この抵抗70および抵抗80により検出された検出電圧はフィードバック信号FBとしてコントロール回路200に加えられる。

#### 【0045】

また、抵抗90は、トランジスタ20がオフ制御されたときに、ダイオード40、インダクタ30を経由して流れるフライホール電流I-Lを検出するためのものである。

#### 【0046】

コントロール回路200は、PWM（パルス幅変調）回路210、過電流保護回路220、電流検出回路230を具備して構成される。

#### 【0047】

ここで、PWM回路210は、フィードバック信号FBに基づきトランジスタ20をオン、オフ制御するための駆動パルスDP（PWMパルス）を所定周期のクロックパルスCKに同期して生成する。

#### 【0048】

また、電流検出回路230は、抵抗90の電圧降下を利用してダイオード40、インダクタ30を経由して流れるフライホール電流I-Lを検出する。

#### 【0049】

過電流保護回路220は、トランジスタ20を流れる電流I-Hを常に監視し、トランジスタ20を流れる電流I-Hが予め設定した所定値を越えるとPWM

回路210から出力される駆動パルスDPをマスクしてトランジスタ20をオフに制御する過電流保護動作を行うとともに、該過電流保護動作時には、電流検出回路230で検出されるライホイール電流I-Lが略零になるまで、トランジスタ20のオンを停止する制御を行う。

### 【0050】

図2は、図1に示したコントロール回路200の過電流保護回路220および電流検出回路230の詳細構成を示す回路図である。

### 【0051】

図2において、過電流保護回路220は、トランジスタ20を流れる電流I-Hを常に監視し、トランジスタ20を流れる電流I-Hが予め設定した所定値を越えると過電流検出信号OCDを出力する過電流検出回路221、過電流検出回路221から出力される過電流検出信号OCDがセット端子Sに加えられ、リセット端子Rに端子212からのクロックパルスCKが加えられるフリップフロップ213、PWM回路210から出力される駆動パルス（PWMパルス）DPおよびフリップフロップ213の反転出力GS1が加えられるアンド回路214、電流検出回路230から出力されたライホイール電流検出信号IFを反転するインバータ217、インバータ217から出力される信号の立ち上りエッジを検出するエッジ検出回路217、過電流検出回路221から出力される過電流検出信号OCDがセット端子Sに加えられ、リセット端子Rにエッジ検出回路217の出力が加えられるフリップフロップ218、アンド回路214の出力およびフリップフロップ218の反転出力GS2が加えられるアンド回路215、アンド回路215の出力を反転して駆動パルスDP'としてトランジスタ20のゲートに加えるインバータ219を具備する。

### 【0052】

また、電流検出回路230は、ダイオード40と抵抗90の接続点がプラス端子に接続され、マイナス端子にライホイール電流I-Lを検出するための基準電圧V2を発生する電源232が接続されるオペアンプ231を具備する。

### 【0053】

なお、PWM回路210は、図7に示したPWM回路110と同一構成であり

、また、過電流検出回路221は、図9に示した過電流検出回路121と同様の構成のものを用いることができる。

#### 【0054】

さて、図2に示す回路において、電流検出回路230は、トランジスタ20がオフ制御されたときに、ダイオード40、インダクタ30を経由して流れるフレイホール電流I-Lをオペアンプ231により検出する。

#### 【0055】

すなわち、オペアンプ231には、プラス端子にフライホイール電流I-Lに基づく抵抗90による電圧降下に対応する電位が入力され、マイナス端子に接地電位から基準電圧V2を差し引いた電位(GND-V2)が入力されるので、フライホイール電流I-Lに基づく抵抗90による降下電圧が基準電圧V2より大きくなると、オペアンプ231からはこのときハイレベルとなるフライホイール電流検出信号IFが出力される。

#### 【0056】

ここで、基準電圧V2を零にすれば、フライホイール電流I-Lが生じてから零に減衰するまでの間ハイレベルとなるフライホイール電流検出信号IFが出力され、基準電圧V2が一定の値であれば、フライホイール電流I-Lがこの一定の値に対応する電流以上になった時点からこの一定の値に対応する電流に減衰するまでの間ハイレベルとなるフライホイール電流検出信号IFが出力される。

#### 【0057】

このフライホイール電流検出信号IFは、過電流保護回路220のインバータ216で反転され、その立ち上りエッジがエッジ検出回路217で検出され、この検出タイミングでエッジ検出回路217からはエッジ検出パルスIFEが出力される。このエッジ検出パルスIFEは、フリップフロップ218のリセット端子Rに加えられる。

#### 【0058】

すなわち、フリップフロップ218には、セット端子Sに過電流検出回路221から出力される過電流検出信号OCDが加えられ、リセット端子Rにエッジ検出パルスIFEが加えられているので、フリップフロップ218は、過電流検出

回路221でトランジスタ20を流れる電流I-Hの過電流を検出したタイミングでセットされ、フライホイール電流検出信号IFが基準電圧V2に対応する値まで低下したタイミングでリセットされる。

#### 【0059】

また、フリップフロップ213には、セット端子Sに過電流検出回路221から出力される過電流検出信号OC�が加えられ、リセット端子RにクロックパルスCKが加えられているので、フリップフロップ213は、過電流検出回路221でトランジスタ20を流れる電流I-Hの過電流を検出したタイミングでセットされ、クロックパルスCK、すなわち、PWM回路210から次に駆動パルスDPが立ち上がるタイミングでリセットされる。

#### 【0060】

そして、PWM回路210から出力される駆動パルスDPは、アンド回路214でフリップフロップ213がセットされている間禁止され、更に、アンド回路215でフリップフロップ218がセットされている間禁止されるので、結局、PWM回路210から出力される駆動パルスDPは、過電流検出回路221で過電流を検出したタイミングから、フライホイール電流検出信号IFが基準電圧V2に対応する値まで低下したタイミングまでその出力が禁止される。

#### 【0061】

したがって、トランジスタ20は、過電流検出回路221で過電流を検出したタイミングから、フライホイール電流検出信号IFが基準電圧V2に対応する値まで低下したタイミングの後にクロックパルスCKが立ち上がるタイミングまでオン動作しない。

#### 【0062】

図3は、図1および図2に示したスイッチング電源回路の過電流保護動作を説明するタイミングチャートである。

#### 【0063】

図1および図2に示したスイッチング電源回路において、図3（b）に示すように負荷短絡が生じ、その出力電圧Voutが零になったとすると、トランジスタ20を流れる電流I-Hは、図3（f）に示すPWM回路210から出力され

る駆動パルスD Pの立ち上がりタイミングから、図3 (a) に示すように、順次増加して、過電流検出回路221の過電流検出値I o c pを越える。

#### 【0064】

トランジスタ20を流れる電流I-Hが、過電流検出値I o c pを越えている間、過電流検出回路221からはハイレベルの過電流検出信号O C Dが出力される（図3 (c) 参照）。

#### 【0065】

そして、トランジスタ20がオフに制御されると、ダイオード40を経由して、図3 (a) に点線で示すように、フライホール電流I-Lが流れる。

#### 【0066】

このフライホール電流I-Lは、電流検出回路230で検出され、電流検出回路230からは、図3 (g) に示すように、フライホイール電流が生じてから零に減衰するまでの間ハイレベルとなるフライホイール電流検出信号I Fが生じる。なお、図3においては、図2に示した電流検出回路230において、基準電圧V2を零にした場合を示している。

#### 【0067】

フライホイール電流検出信号I Fは、過電流保護回路220のインバータ216で反転され、このインバータ216の出力の立ち上がりがエッジ検出回路217で検出されるので、エッジ検出回路217からは、フライホール電流I-Lが零まで減衰したタイミングで、図3 (h) に示すように、エッジ検出パルスI F Eを出力する。

#### 【0068】

このエッジ検出パルスI F Eは、フリップフロップ218のリセット端子Rに加えられ、また、このフリップフロップ218のセット端子Sには、過電流検出回路221から出力される過電流検出信号O C Dが加えられているので、フリップフロップ218の反転出力端子からは、図3 (i) に示すように、過電流検出回路221で過電流が検出されてからフライホール電流I-Lが零に減衰するまでの間ローレベルとなるゲート信号G S 2が出力される。

#### 【0069】

また、フリップフロップ213には、セット端子Sに過電流検出回路221から出力される過電流検出信号OCDが加えられ、リセット端子RにクロックパルスCKが加えられているので、フリップフロップ213の反転出力端子からは、図3(d)に示すように、過電流検出回路221で過電流が検出されてから次のクロックパルスCKが立ち上がるまでの間ローレベルとなるゲート信号GS1が出力される。

#### 【0070】

このゲート信号GS1は、他の入力端子にPWM回路210から出力される駆動パルスDP(図3(f)参照)が加えられるアンド回路214に加えられ、また、上記ゲート信号GS2は、他の入力端子にアンド回路214の出力が加えられるアンド回路215に加えられるので、PWM回路210から出力される駆動パルスDPは、過電流検出回路221で過電流が検出されてからライホール電流I-Lが零に減衰するまでの間マスクされる。

#### 【0071】

これにより、駆動パルスDP'のオンデュティ時間が、図3(j)に示すように最小時間Tminまで小さくなっていたとしても、アンド回路215の出力を反転するインバータ219からは、図3(j)に示す駆動パルスDP'が出力され、この駆動パルスDP'でトランジスタ20が制御されるので、これにより、インダクタ30の飽和電流値に係わらず、インダクタ30の電流重畠により回路素子が破壊するまで過電流は生じない。

#### 【0072】

また、この実施の形態のスイッチング電源回路においては、ライホール電流I-Lが零若しくは電流重畠による回路素子が破壊するまで過電流は生じない程度の値まで減少してから次のトランジスタ20がオン制御されるので、起動時においても起動時間を十分短くすることができ、また、負荷急変に対する応答性も損なわれない。

#### 【0073】

図4は、この発明に係わるスイッチング電源回路の他の実施の形態を示す回路図である。

### 【0074】

この図4に示すスイッチング電源回路は、図1に示したスイッチング電源回路のダイオード40をPWM回路210の出力によりオンオフ制御されるトランジスタ（電界効果トランジスタ）91で置き換えた動機整流タイプのスイッチング電源回路を構成しており、コントロール回路200の電流検出回路は、フライホール電流I-Lをこのトランジスタ（電界効果トランジスタ）91のオン抵抗を利用して検出している。その他の構成は、図1に示したスイッチング電源回路と同じである。

### 【0075】

すなわち、トランジスタ91は、PWM回路210の出力によりトランジスタ20がオフに制御されるとオンになる。そして、フライホール電流I-Lは、このオンとなったトランジスタ91を経由して流れるが、このとき、トランジスタ91に生じるオン抵抗を利用してコントロール回路200の電流検出回路はこのフライホール電流I-Lを検出する。

### 【0076】

図5は、図4に示したコントロール回路200の過電流保護回路220および電流検出回路230の詳細構成を示す回路図である。

### 【0077】

ここで、過電流保護回路220および電流検出回路230の構成は図2に示した過電流保護回路220および電流検出回路230と同一であるが、図5に示した電流検出回路230においては、オペアンプ231のプラス端子にトランジスタ91のソースが接続されている点が図2のものと異なり、他の構成は、図2のものと同じである。

### 【0078】

すなわち、この構成において、オペアンプ231には、プラス端子にフライホール電流I-Lに基づくトランジスタ91のオン抵抗による電圧降下に対応する電位が入力され、マイナス端子に接地電位から基準電圧V2を差し引いた電位（GND-V2）が入力されるので、フライホール電流I-Lに基づく抵抗90による降下電圧が基準電圧V2より大きくなると、オペアンプ231からはこ

のときハイレベルとなるフライホイール電流検出信号 I\_F が出力される。

### 【0079】

図6は、図5に示した電流検出回路230の変形例を示した回路図である。

### 【0080】

図5に示した電流検出回路230では、トランジスタ91のソースを直接オペアンプ231のプラス端子に入力してフライホール電流I-Lを検出するように構成したが、図6の電流検出回路230では、トランジスタ91とカレントミラーアンプを構成するトランジスタ（電界効果トランジスタ）233を設けるとともに、このトランジスタ233のドレインに抵抗234を接続し、この抵抗234の電圧降下を利用してフライホール電流I-Lを検出する。その他の構成は図5に示した回路と同じである。

### 【0081】

すなわち、この構成において、トランジスタ233およびトランジスタ91のゲートには PWM回路210の出力が共通に加えられているので、トランジスタ233には、トランジスタ91を流れるフライホイール電流I-Lに対応した電流が流れる。

### 【0082】

そして、トランジスタ233を流れる電流は、抵抗234の電圧降下により検出され、オペアンプ231のプラス端子に加えられる。また、オペアンプ231のマイナス端子には、接地電位から基準電圧V2を差し引いた電位（GND-V2）が入力されているので、フライホイール電流I-Lに基づく抵抗234による降下電圧が基準電圧V2より大きくなると、オペアンプ231からはこのときハイレベルとなるフライホイール電流検出信号I\_Fが出力される。

### 【0083】

上記図4乃至図5の構成によっても、図1および図2に示した構成と同様な過電流保護が実現できる。

### 【0084】

#### 【発明の効果】

以上説明したようにこの発明によれば、所定周期のクロックパルスに基づき生

成される駆動パルスにより入力電源をオンオフ制御するスイッチング素子を有し、該スイッチング素子のオン制御により入力電源から負荷に対して電流を流し、該スイッチング素子のオフ制御により負荷に対してフライホイール電流を流すスイッチング電源回路において、スイッチング素子を流れる電流が所定の値を越えたことを過電流検出手段により検出するとともに、フライホイール電流をフライホイール電流検出手段により検出し、過電流検出手段の検出出力に基づきスイッチング素子をオフ制御する過電流保護動作を行い、該過電流保護動作時には、フライホイール電流検出手段により検出されたフライホイール電流が略零になった後のクロックパルスのタイミングでスイッチング素子をオン制御するように構成したので、起動時間が速く、負荷急変に対する応答に優れ、かつ過電流からの回路素子等の破壊を確実に保護することができるスイッチング電源回路およびその過電流保護方法を提供することができるという効果を奏する。

#### 【図面の簡単な説明】

##### 【図 1】

この発明に係わるスイッチング電源回路およびその過電流保護方法を適用して構成したスイッチング電源回路の概略構成を示す回路図である。

##### 【図 2】

図1に示したコントロール回路の過電流保護回路および電流検出回路の詳細構成を示す回路図である。

##### 【図 3】

図1および図2に示したスイッチング電源回路の過電流保護動作を説明するタイミングチャートである。

##### 【図 4】

この発明に係わるスイッチング電源回路の他の実施の形態を示す回路図である。

##### 【図 5】

図4に示したコントロール回路の過電流保護回路および電流検出回路の詳細構成を示す回路図である。

##### 【図 6】

図5に示した電流検出回路の変形例を示した回路図である。

【図7】

従来のスイッチング電源回路の一例を示す回路図である。

【図8】

図7に示したスイッチング電源回路の過電流保護回路の一例を示す回路図である。

【図9】

図8に示した過電流検出回路の一例を示した回路図である。

【図10】

図7乃至図9に示した回路の動作を示すタイミングチャートである。

【図11】

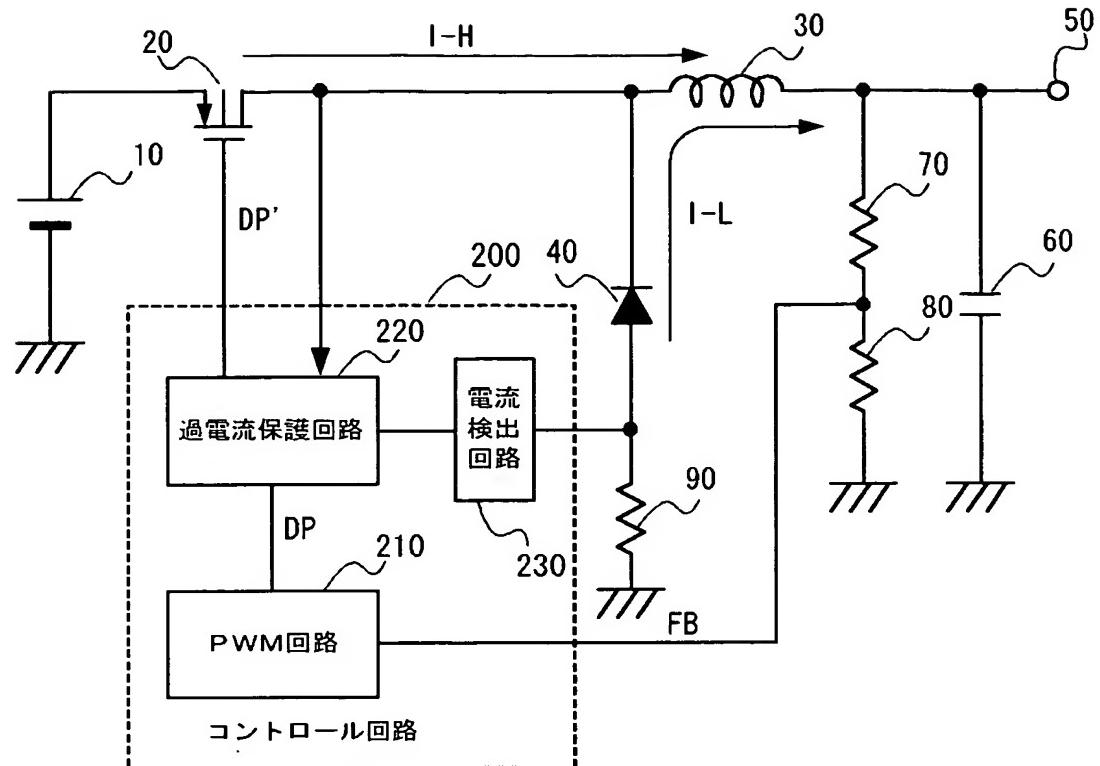
従来の過電流保護回路の不都合を説明するタイミングチャートである。

【符号の説明】

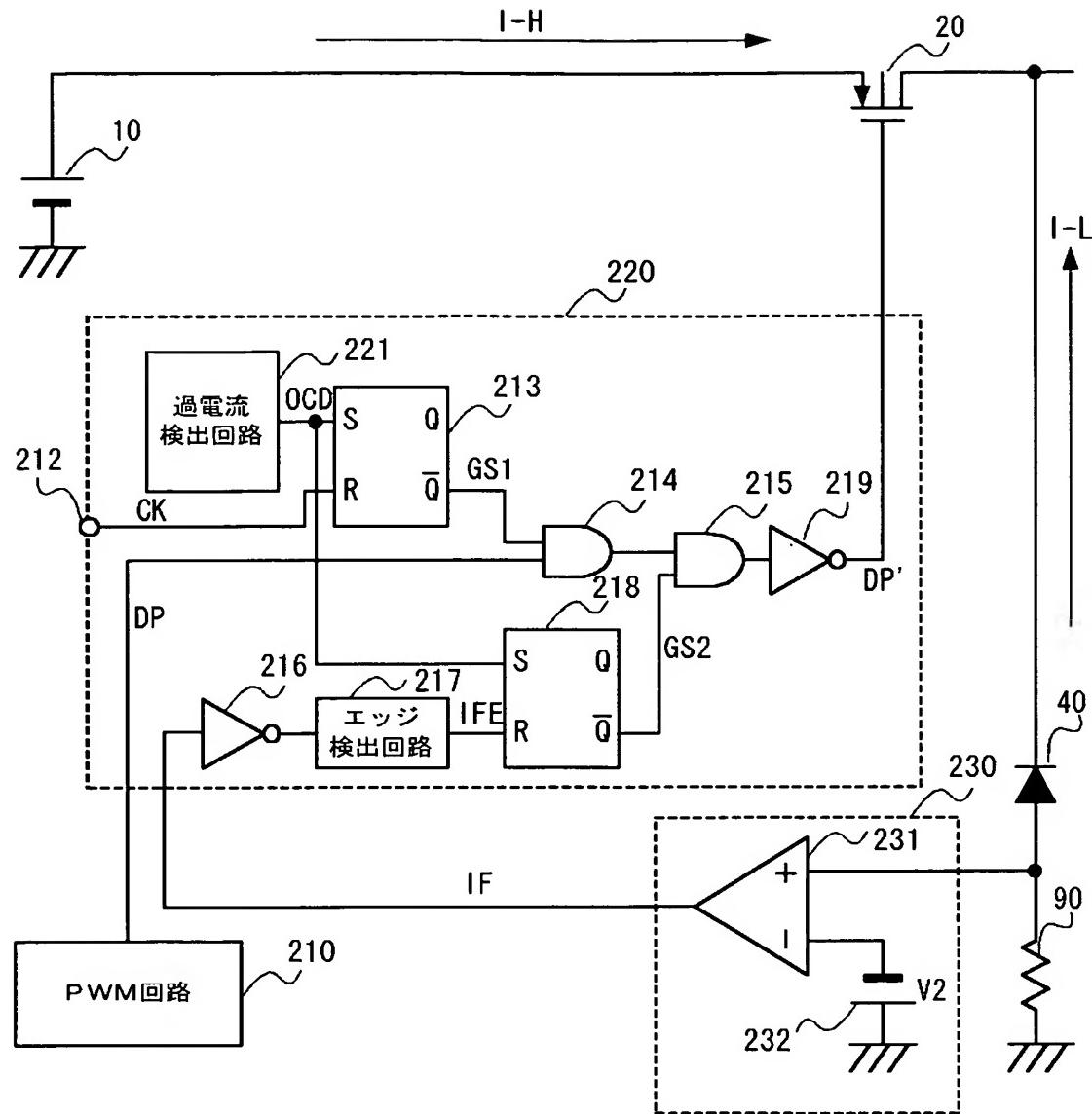
- 1 0 入力電源
- 2 0 トランジスタ（電界効果トランジスタ）
- 3 0 インダクタ
- 4 0 ダイオード
- 5 0 出力端子
- 6 0 コンデンサ
- 7 0 抵抗
- 8 0 抵抗
- 9 0 抵抗
- 2 0 0 コントロール回路
- 2 1 0 PWM（パルス幅変調）回路
- 2 2 0 過電流保護回路
- 2 3 0 電流検出回路

【書類名】 図面

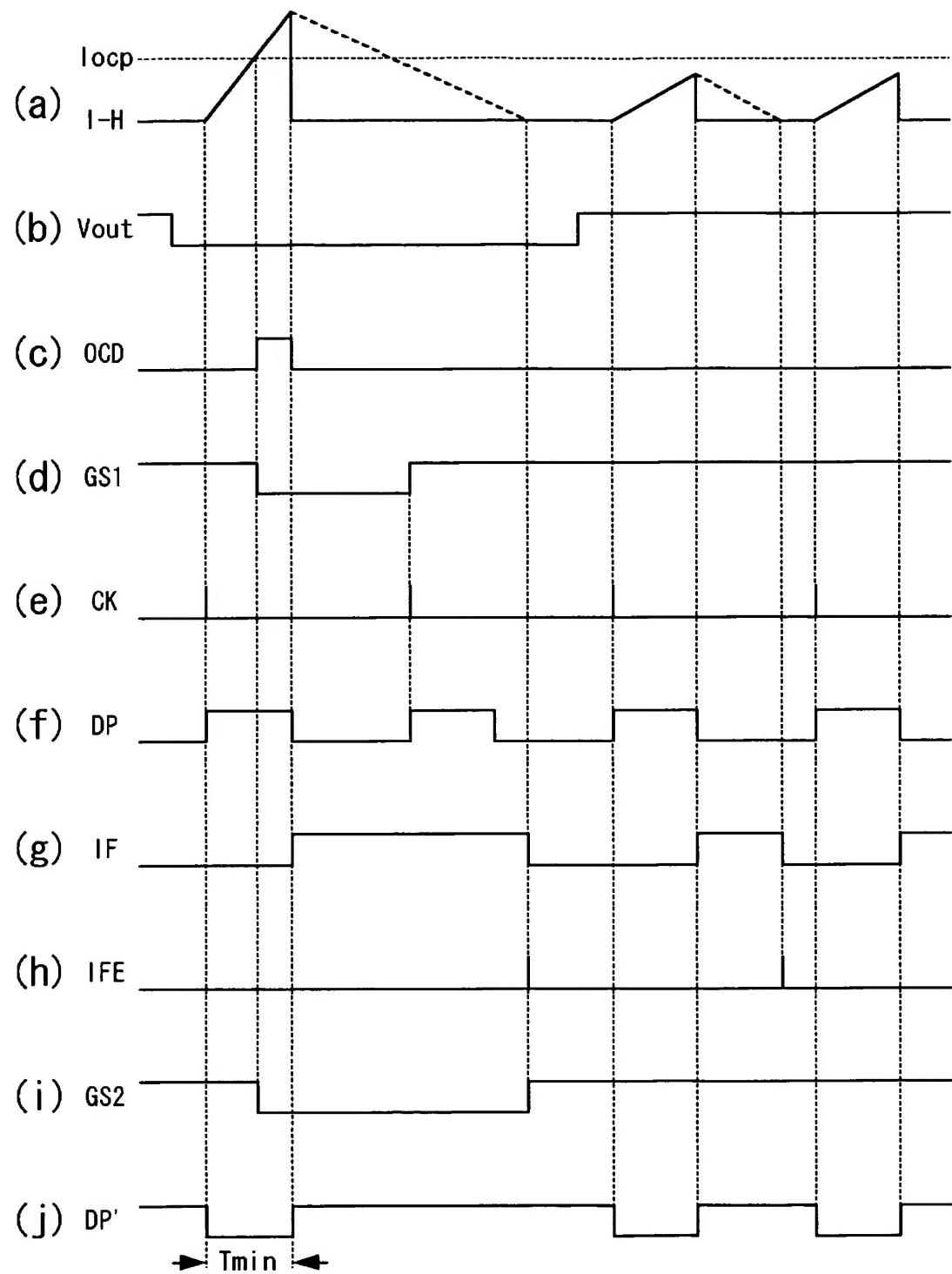
【図1】



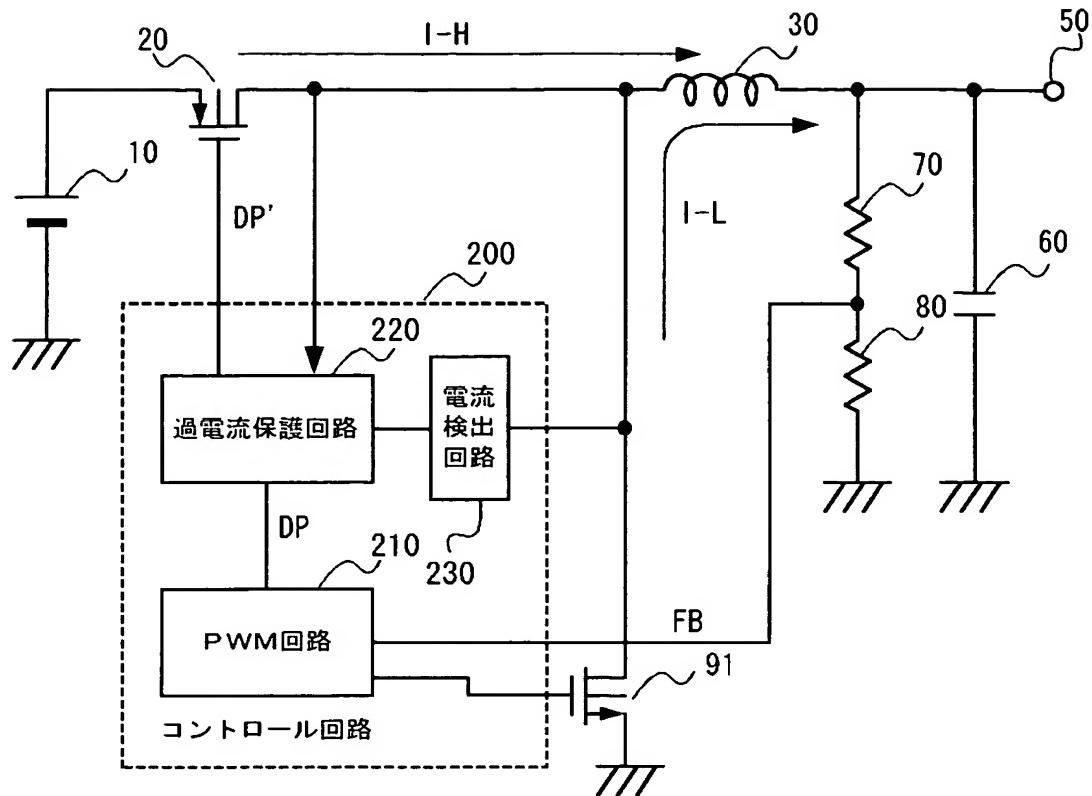
【図2】



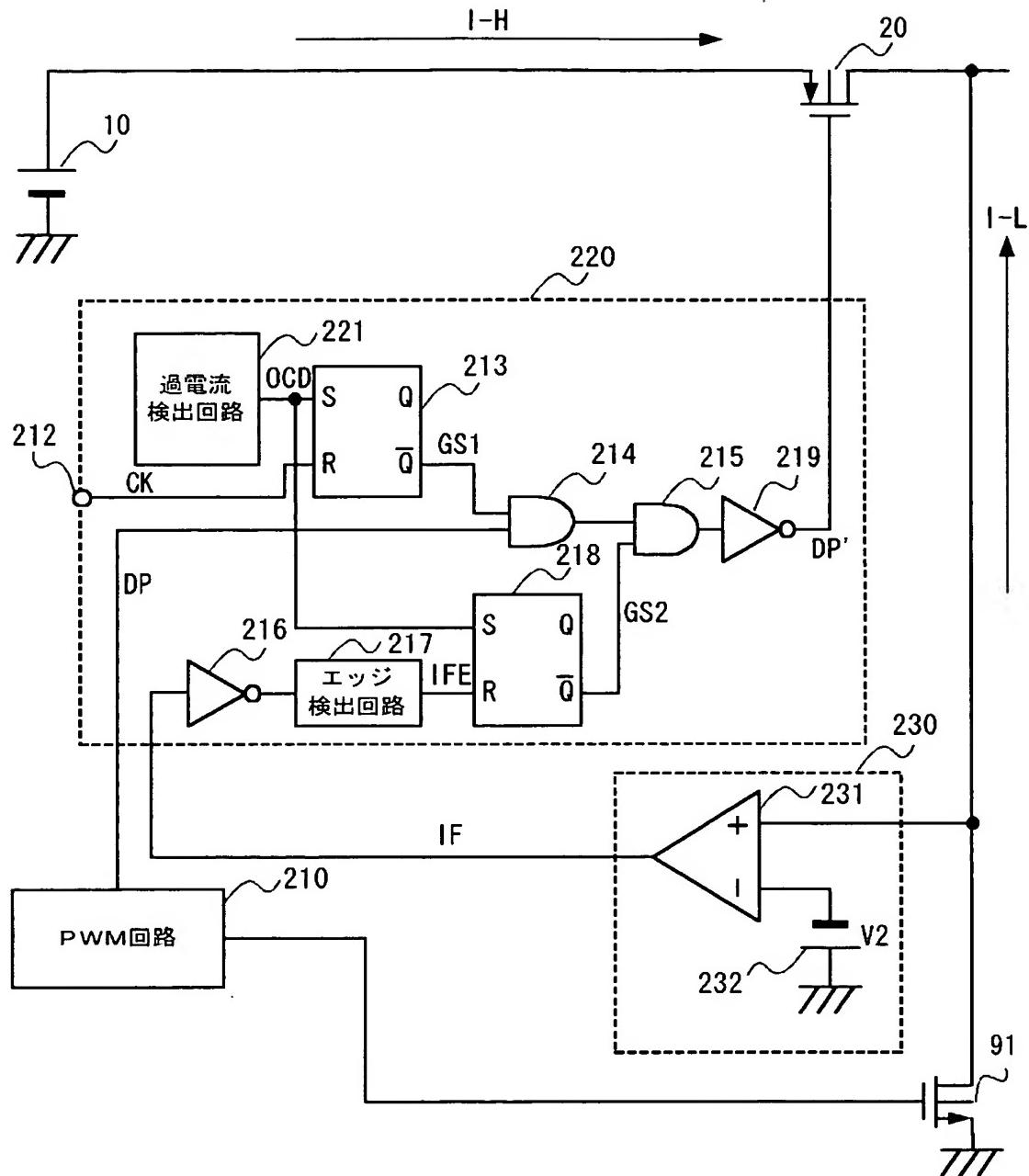
【図3】



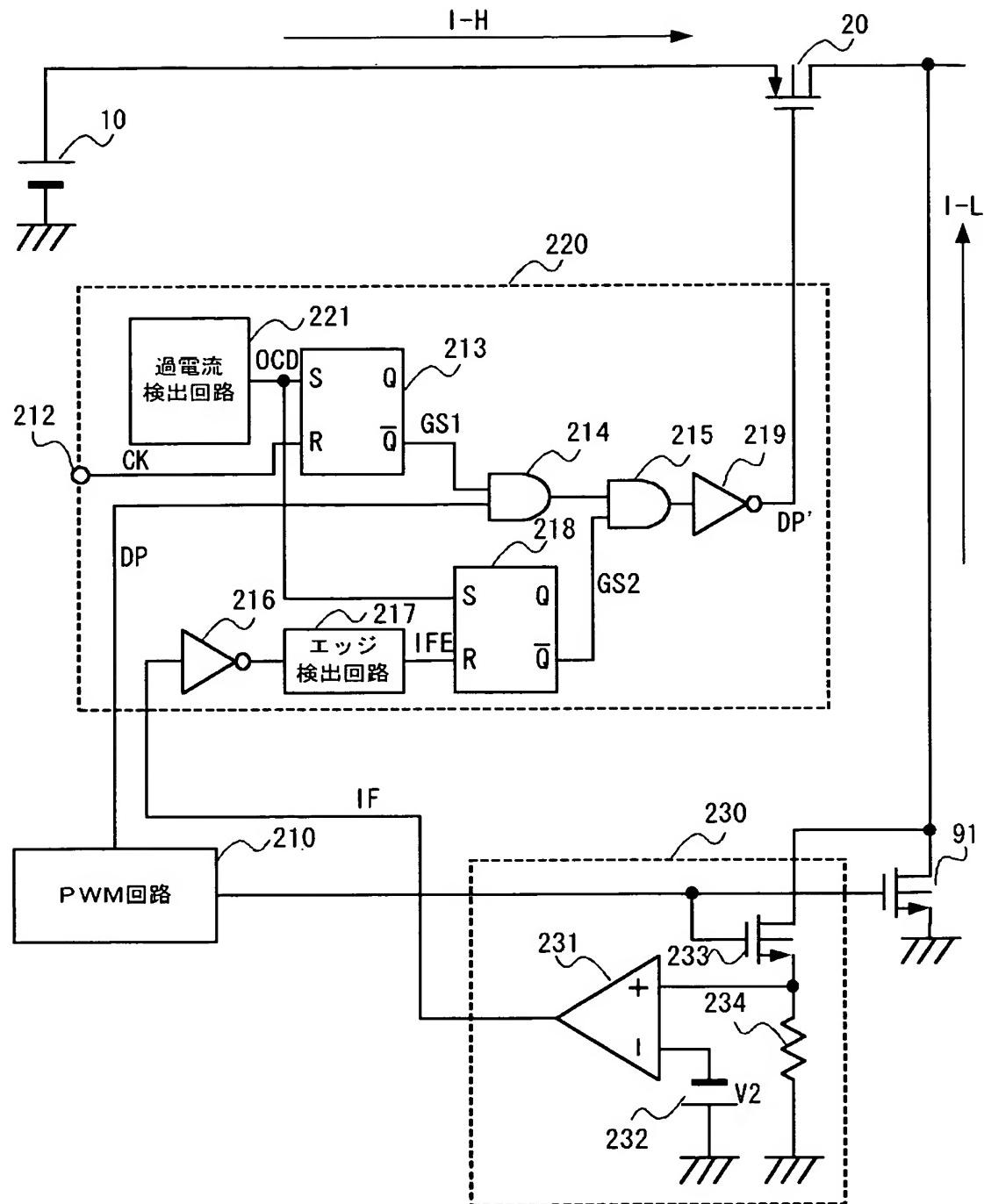
【図 4】



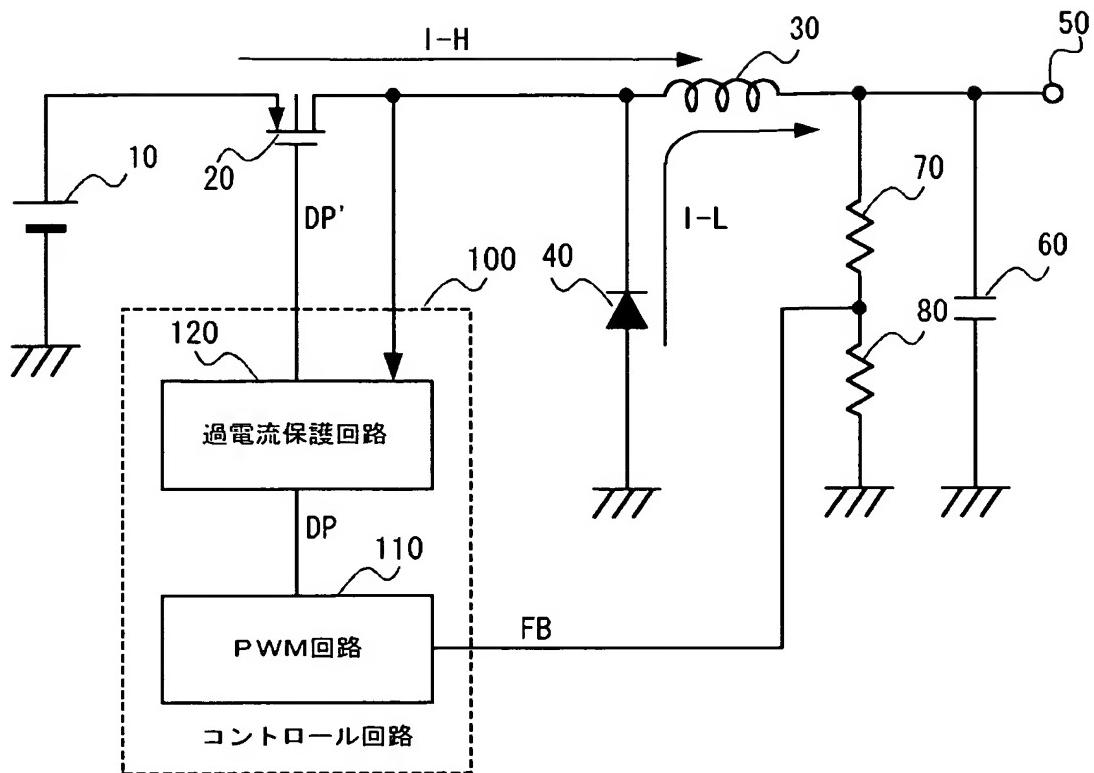
【図5】



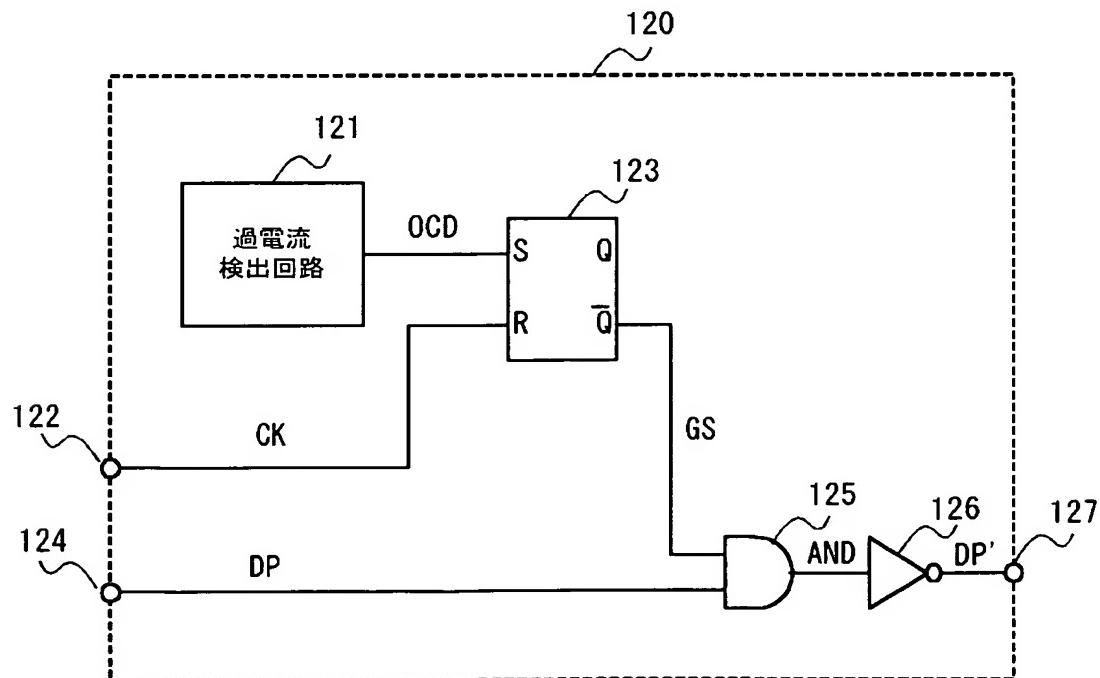
【図6】



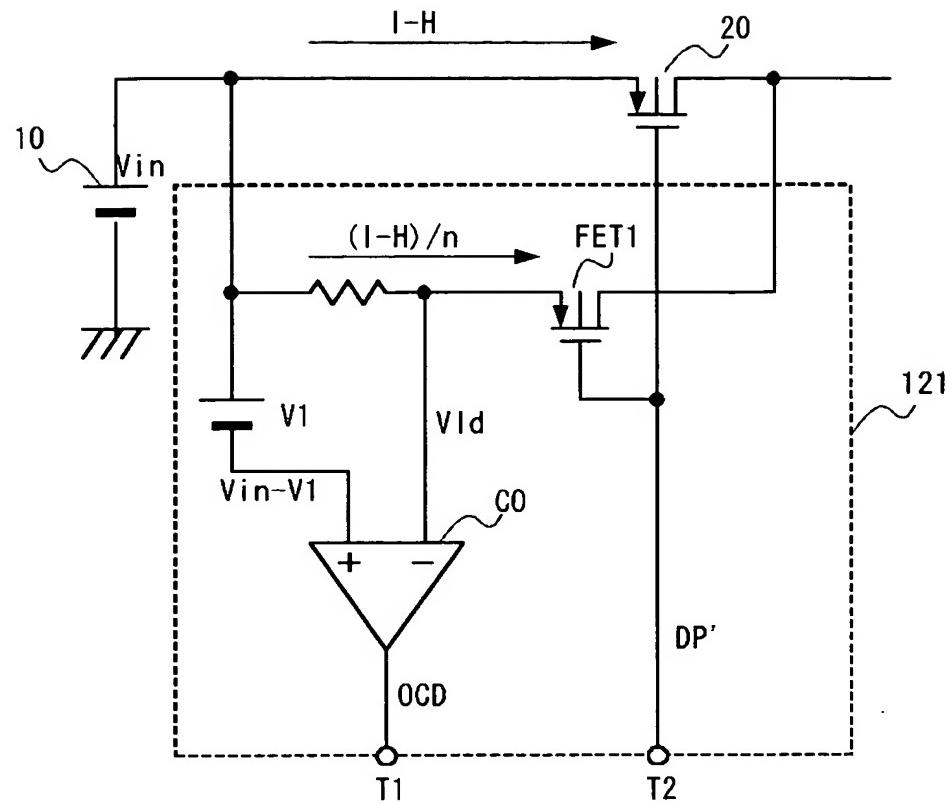
【図7】



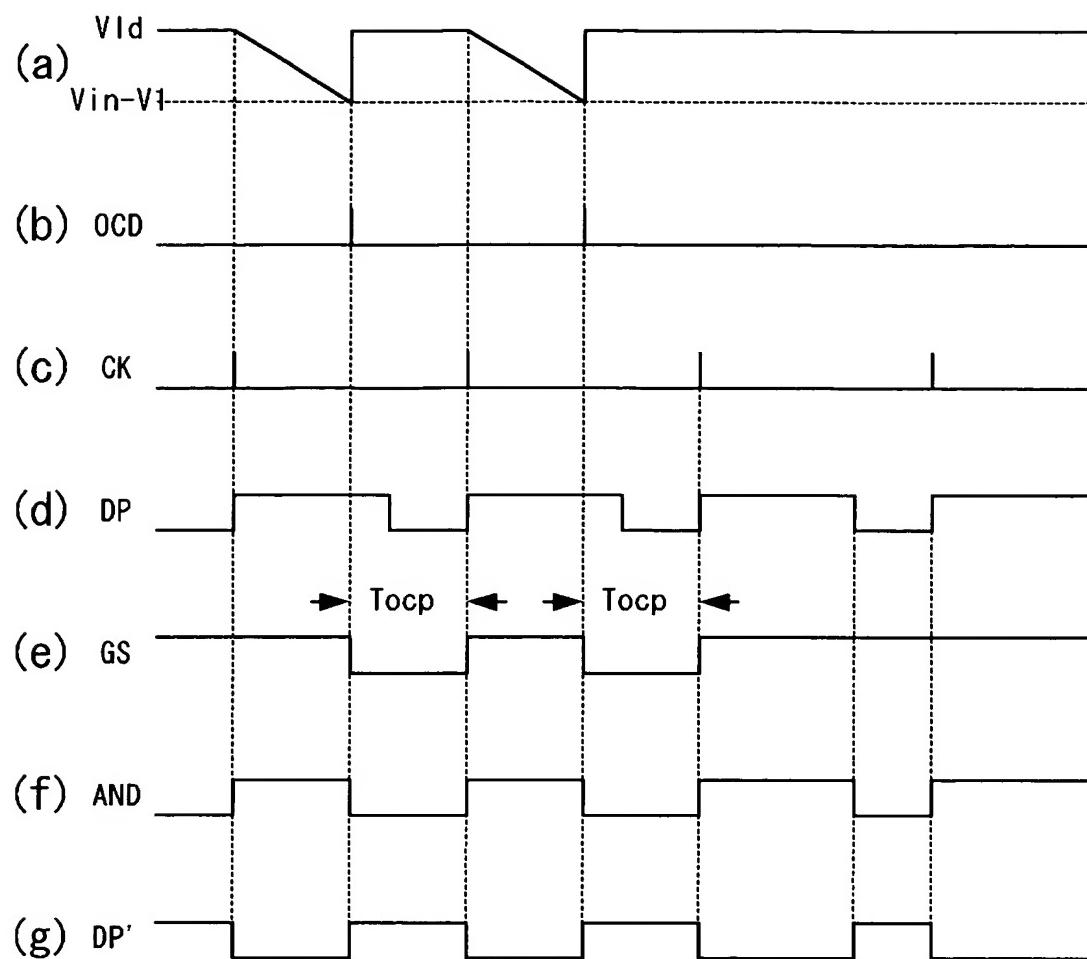
【図8】



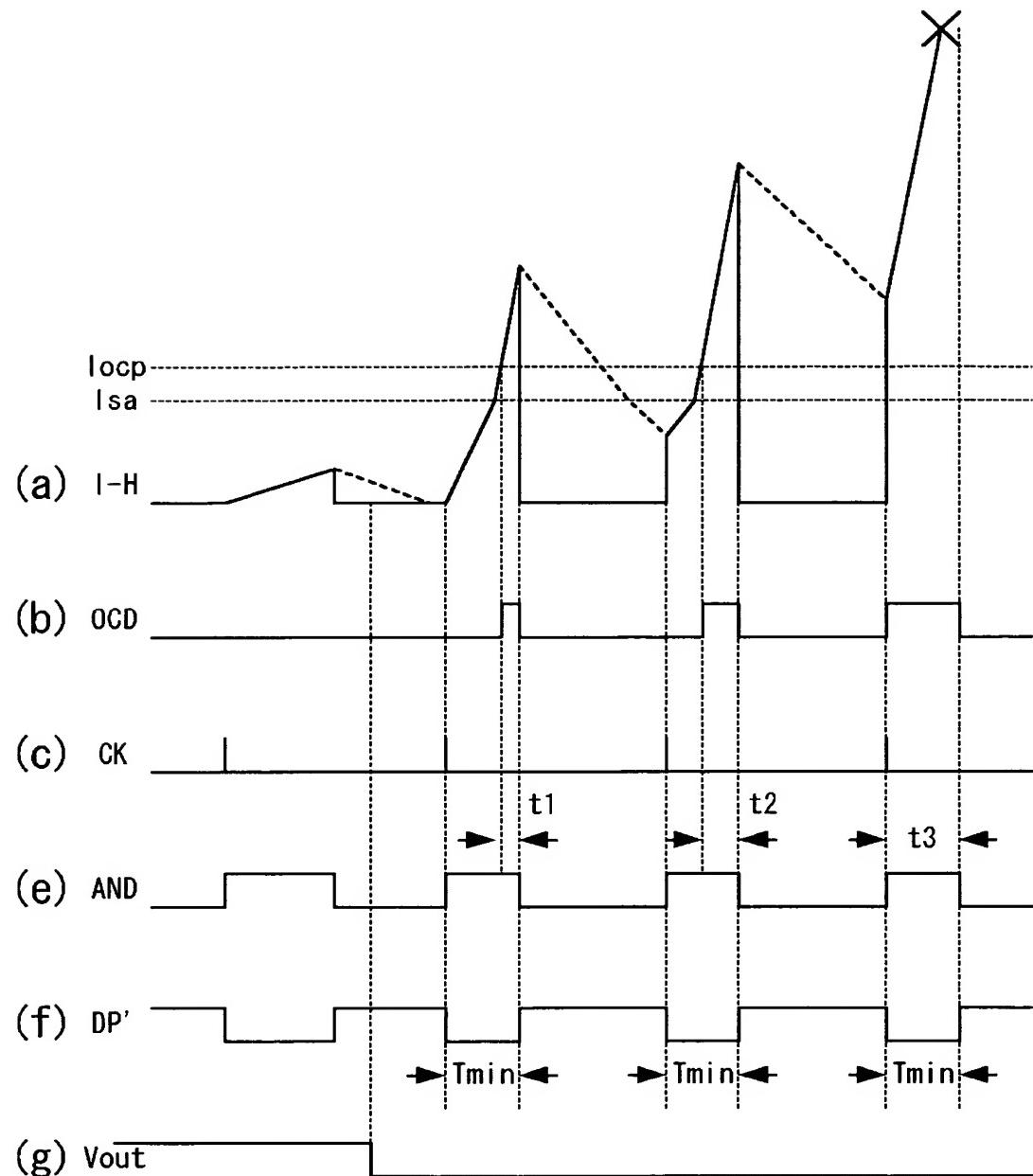
【図9】



【図10】



【図 11】



【書類名】 要約書

【要約】 起動時間が速く、負荷急変に対する応答に優れ、かつ過電流からの回路素子等の破壊を確実に保護することができるようとしたスイッチング電源回路およびその過電流保護方法を提供する。

【課題】 入力電源10をオンオフ制御するトランジスタ20を流れる電流が所定の値を越えたことを過電流検出回路221により検出するとともに、ライホイール電流を電流検出回路230により検出し、過電流検出回路221の検出出力に基づきトランジスタ20をオフ制御する過電流保護動作を行い、該過電流保護動作時には、電流検出回路230により検出されたライホイール電流が略零になった後のクロックパルスCKのタイミングでトランジスタ20をオン制御する。

【解決手段】

【選択図】 図1

**認定・付加情報**

特許出願の番号 特願2003-133212  
受付番号 50300780095  
書類名 特許願  
担当官 第三担当上席 0092  
作成日 平成15年 5月30日

## &lt;認定情報・付加情報&gt;

【提出日】 平成15年 5月12日

次頁無

出証特2004-3015470

特願 2003-133212

出願人履歴情報

識別番号 [000204284]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住所 東京都台東区上野6丁目16番20号  
氏名 太陽誘電株式会社